

(11)Publication number:

01-151247

(43) Date of publication of application: 14.06.1989

(51)Int.CI.

H01L 21/88 H01L 21/60

(21)Application number: 62-310052

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing:

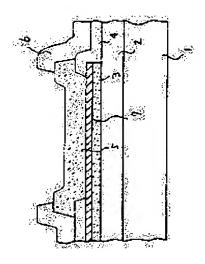
08.12.1987

(72)Inventor: ICHIKAWA MATSUO

(54) SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

(57)Abstract:

PURPOSE: To strengthen a bonding characteristic of a wire and a finger by a method wherein a metal silicide layer is formed between an Al layer as a lower layer and an Al layer as an upper layer of a pad electrode part. CONSTITUTION: A metal silicide layer 7 is formed between an Al layer 3 as a lower layer and an Al layer 5 as an upper layer of a pad electrode part of a structure where two or more Al layers have been piled up. That is to say, an insulating film 2 is formed on a single-crystal silicon substrate 1; after that, the Al wiring layer 3 as a first layer and the metal silicide layer 7 on it are formed; an interlayer insulating film 4 is formed; after that, an opening is formed in a pad party the Al wiring layer 5 as a second layer is formed on it. A passivating insulating film 6 is formed on it; after that, the pad part is opened. By this setup, close adhesion strength between the Al layer and the Al layer is increased and a lower-layer part of a bonding pad is reinforced.



LEGAL STATUS

[Date of request for examination]

Date of sending the examiner's decision of rejection

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

① 特許出願公開

@ 公 開 特 許 公 報 (A) 平1-151247

@Int_Cl_4

識別記号

庁内整理番号

匈公開 平成1年(1989)6月14日

H 01 L 21/88 21/60 T-6708-5F P-6918-5F

審査請求 未請求 発明の数 1 (全3頁)

69発明の名称

半導体集積回路装置

②特 願 昭62-310052

29出 願 昭62(1987)12月8日

の発明者 市川

松雄

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式

会社内

⑪出 願 人 セイコーエプソン株式

東京都新宿区西新宿2丁目4番1号

会社

0代理人 并理士 最上 務 外1名

明 和 曹

1. 強明の名称

半導体集積回路袋器

2. 特許請求の顧問

二周以上のAL配紋を用い、二個以上のAL個を低さた構造のパッド電便を有する半導体集験回路設置において、酸パッド電極部の下層のAL個と上層のAL個の個周に金額建化物層をもうけた事を特徴とする半導体集積回路設置。

3. 発明の詳細な説明

(庶 築 上 の 利用 分野)

本発明は二層以上のAL配線構造を用いた半芽体集款回路装置に関し、二層以上のAL限を重ねた構造のバッド電優に関する。

(発明の低級)

本語明は二層以上のAL層を重ねた構造のペット電極の下層のAL層と上層のAL層のAL層の

国産化物層をもうけ、ワイヤー及びフィンガーのボンディング特性を強化した事を特徴としている。

(従来の技術)

半導体集積回路装置はいよいよサブミクロン時 代へと進履し、258KダイナミックRAMから] MダイナミックRAMへと世代交替しつつあり 研究開発レベルでは、すでに 0 . 7μmルールで. 16MダイナミックRAMが試作されている。 このようなダイナミックRAMの革斬に見られ るように半球体集積回路装置のプロセス、デバイ ス及び回路面の進展にはめざましいものがある。 しかし、半導体集積回路装置の外部取り出し電機 であるパッドの構造及び形状、大きさはほとんど 変化がなくすぎてきている。わずかに変化したと 含えば、過去、パッドはALの一層で形成されて いたが、AL配線が二層化され、ペッド電極も二 四のALで形成されるにいたっている。ALの多 四プロセスはASIC-ICで使用されはじめ、 メモリー関係にも使用されはじめていて、今後の

メインプロセスになると予想される。

上記の二周以上のALMを重ねた帰還のバッドには、ワイヤー及びフィンガーのボンディング特性に問題がある。

第2図に従来の方法によるバッド部分の構造を示し、以下に従来の方法についての問題点について説明する。

以上より明らかなごとく、ポンディングがおこなわれるバッド部の A L の 厚 みは 第一 層の A L 5 0 0 0 A と 第 2 2 2 0 0 A L 1 0 0 0 0 A で 1 5 0 0 0 A の厚みとなる。ポンディングの強度からいって A L の厚みは 1 0 0 0 0 A 前後が最も良好で 1

5 0 0 0 0 えでは厚すぎて、ポンディング強度が弱くなる。それは A しが やわらかいのでポンディングワイヤーを押しつけたときやわらかすぎてすべってしまい強固に 使替できない。又、他の問題として下の A し M と と の A し M が 間に できるナチュラル A し。O。 既によって密替性が悪く お な じ ように、ポンディングの 時すべる 事により 強固 な 接着が 得られない。

. (発明が解決しようとする問題点)

本発明は下層のAL層と上層のAL層の間に強固な金属強化物層をもうけ、AL層間の密替強度をます事と、ポンディングバッドの下層部分を強固にしポンディング時にやわらかすぎてすべらないようにし、ポンディング強度を高める事を目的としている。

(問題点を解決するための手段)

本勢明は二周以上のAL配収を用い、二周以上のALMを重ねた構造のバッド電極を有する半導体集積回路装置において、該バッド電極部の下層のALMと上層のALMの利間に全回時化物層を

もうけた事を特徴とする。

(実施例)

第1 図に本発明の方法によるバッド部の断面構造の略図を示し、以下に本乳明の方法について設明する。

部1回に示すように、単結品シリコン 基板 1上に絶縁数 2 を形成した後、第1周目の A L 配牌層3を約4000人、又その上に金属硅化物層7を約500人の300人の上に金属硅化物層5を形成した後、ペッド 8 に関口 8 を形成して、その上に第2周目の A L 配線周5を約10000人程度形成する。その上にペンペーション 絶縁数6を形成した後、ペッド 8 の間口をおこなう。

上記の本勢明の方法によれば下層のA し隠と上思のA し間の日間に強固な金銭珪化物類をもうける

ために、ALMとALMの密替強度が増加する事とボンディングペッドの下MM分を強固にする。 そのためボンディング帯にやわらかすぎですべる

事もなくポンディング強度が強くなる。

又、本発明の例では金額接化物間の呼みを500%~3000%としたが、この範囲以外でも有効な事はも500である。

4. 図面の個単な説明

第1図は本発明の例としてのポンディングペッド邸の断面略図である。

第2回は従来の方法の例としてのポンディングベッド邸の断面略図である。

以上

出駅人 セイコーエブソン株式会社 代型人 弁理士 最 上 務 他1名

